

## 12V, 10A 同步升压控制器

### 1 特性

- ◆ 输入电压范围：2.7V至12V
- ◆ 输出电压范围：4.5V至13.5V
- ◆ 效率高达97%：VIN=7.2V，VOUT=12V，IOUT=2a
- ◆ 集成12mR开关FET和15mΩ整流FET
- ◆ 可调开关频率高达2.2MHz
- ◆ 电阻器可编程峰值电流限制高达10A，适用于高脉冲电流
- ◆ 4ms内置软启动时间
- ◆ 轻载下的DCM运行
- ◆ 输入欠压锁定
- ◆ 过热保护
- ◆ 2.0mmx2.5mm VQFN封装

### 2 功能简介

PL31001是一款全集成同步升压转换器，带有 12mΩ 主电源开关和 15mΩ 整流器开关。该器件可以为便携式设备提供高效率和小电源解决方案。PL31001具有 2.7V 至 12V 的宽输入电压范围，支持由单节或双节锂离子/聚合物电池供电的应用。PL31001具备 10A 持续开关电流能力，能够提供高达 13.6V 的输出电压。

PL31001采用自适应恒定关断时间峰值电流控制拓扑结构调节输出电压。在中等到重负载条件下，PL31001以 PWM 模式工作。在轻载条件下，PL31001以可提升效率的脉频调制 (PFM) 模式工作，而 PL31001仍以可避免因开关频率较低而引发应用问题的 PWM 模式工作。PWM 模式下的开关频率可在 200kHz 至 2.2MHz 范围内调节。PL31001还内置 4ms 软启动功能和可调节开关电流峰值限制功能。此外还提供逐周期过流保护和热关断保护。

### 3 引脚定义及功能

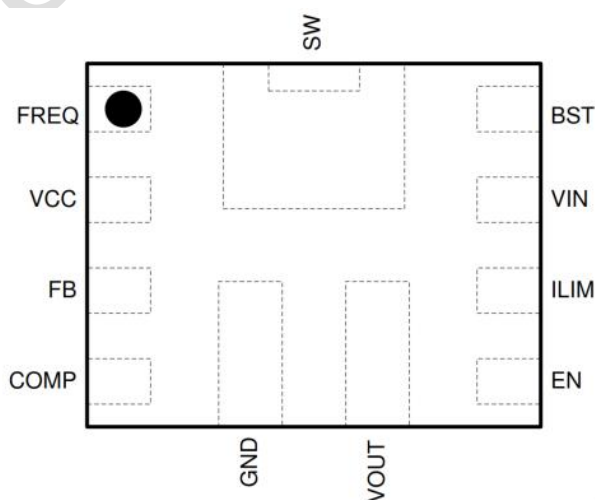


图1 PL31001引脚定义

## 12V, 10A 同步升压控制器

引脚		描述
编号	名称	
1	<b>FREQ</b>	开关频率设置，在该脚与SW之间连接电阻设置开关频率。
2	<b>VCC</b>	内部稳压器的输出，该引脚和地之间接一个典型值为4.7 $\mu$ F的陶瓷电容器。
3	<b>FB</b>	反馈输入，FB检测输出电压，将FB与连接在输出和地之间的电阻分压器连接。FB是一个敏感节点，让FB远离SW和BST引脚。
4	<b>COMP</b>	内部误差放大器的输出，环路补偿网络连接到COMP和地。COMP是一个敏感节点，请确保COMP远离SW和BST引脚。
5	<b>GND</b>	电源地。
6	<b>VOUT</b>	升压转换器输出。
7	<b>EN</b>	芯片控制脚，电压高于1.2V控制芯片开始工作，不可悬空。
8	<b>ILIMIT</b>	可调LSFET峰值电流限制，在该脚与地之间连接电阻。
9	<b>VIN</b>	输入电源引脚。使用大电容器和至少另一个0.1 $\mu$ F陶瓷电容器将Vin旁路到GND，以消除IC输入端的噪声。将电容器靠近Vin和GND引脚。
10	<b>BST</b>	在SW和BST之间连接一个0.1 $\mu$ F或更大的电容器，为高压侧栅极驱动器供电。
11	<b>SW</b>	升压转换器的电源开关引脚，LSFET漏极和HSFET源极的公共节点。将电感连接到此引脚和电源输入。

## 12V, 10A 同步升压控制器

### 4 性能指标

#### 4.1 极限工作范围

Symbol	Description	Rating	Unit
BST	BST Voltage	-0.3 to SW+6.5	V
VVIN, VSW, VOUT	VIN, SW, VOUT voltage	-0.3 to +20	V
Others	FB, COMP, ILIMIT, VCC, FREQ, EN voltage	-0.3 to +6.5	V

#### 4.2 等级数据

PARAMETER	DEFINITION	MIN	MAX	UNIT
T <sub>ST</sub>	Storage Temperature Range	-65	150	°C
T <sub>J</sub>	Junction Temperature		+150	°C
T <sub>L</sub>	Lead Temperature		+260	°C
V <sub>ESD</sub>	HBM Human body model		2	kV
	CDM Charger device model		500	V

#### 4.3 推荐工作范围

Symbol	Description	Rating	Unit
VIN	Input Voltage	2.7 to 12	V
VOUT	Output Voltage	4.5 to 13.5	V
VBST	BST voltage	0 to SW+5	V
VSW	SW voltage	0 to VOUT	V
Others	FB, COMP, ILIMIT, VCC, FREQ, EN voltage	0 to 5	V
TA	Operating Ambient Temperature Range	-40 to +85	°C

#### 4.4 温度特性

Symbol	Description	VQFN2.0x2.5	Unit
$\theta_{JA}$	Junction to ambient thermal resistance	53.4	°C/W
$\theta_{JC}$	Junction to case thermal resistance	0.7	

## 12V, 10A 同步升压控制器

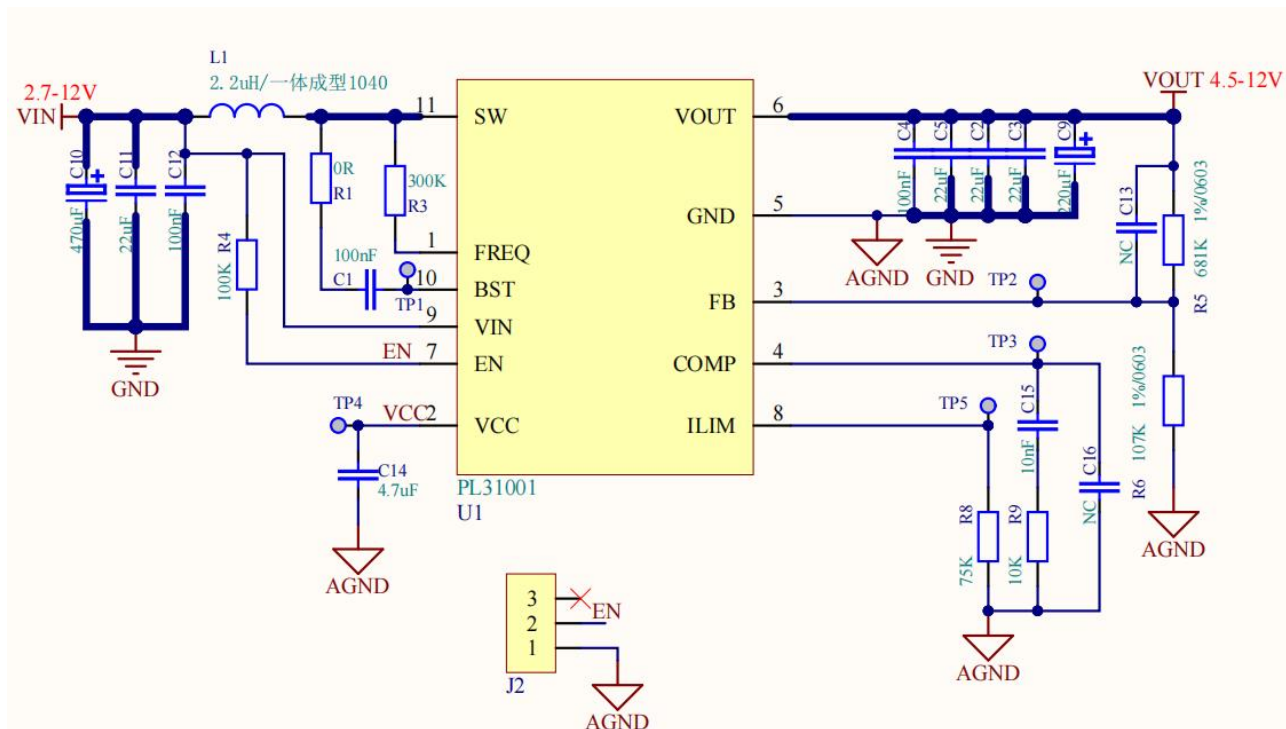
### 4.5 电气特性 (非特殊说明, 以下参数在VIN = 2.7 V to 5.5 V and VOUT = 9 V, TJ = - 40 °C to 125 °C 条件下测试)

Symbol	Parameter	Test Conditions	Min	Typ	Max	Unit
<b>Supply Section</b>						
VIN	VIN operating range		2.7		12	V
VINUV	VIN UVLO threshold voltage	when VIN < VINUV, IC turn off, falling edge		2.5		V
VINUV_HYS	VIN UVLO hysteresis voltage	after VIN > VINUV+ VINUV_HYS, IC restore operation		0.22		V
VCC	VCC regulation voltage	IVCC=2mA, VIN=6V		4.9		V
VCCUV	VCC UVLO threshold voltage	VCC falling edge		2.1		V
VCCUV_HYS	VCC UVLO hysteresis voltage			0.1		V
IQ_VIN	Standby current into VIN pin	VIN=EN=4V, VOUT=12V, FB=1.3V, no Ext. FET		8.5		uA
IQ_VOVT	Standby current into VOUT pin	VIN=EN=4V, VOUT=12V, FB=1.3V, no Ext. FET		120		uA
ISD_VIN	Shutdown current	EN=0V, VIN=4V		1		uA
<b>VOUT Section</b>						
VOUT	VOUT operating range		4.5		13.5	V
VFB	Reference voltage at FB pin			1.2		V
<b>Error Amplifier Section</b>						
GM	Error amplifier trans-conductance	FB=1.2V, COMP=1.5V		190		uS
ISOURCE	COMP pin source current			30		uA
ISINK	COMP pin sink current			30		uA
GCS	COMP to current gain(Note4)			10		S
<b>Power FET Section</b>						
RONLS	Low side NFET on-resistance	IDS=0.5A		12		mΩ
RONHS	High side NFET on-resistance	IDS=0.5A		15		mΩ
ILKLS	Low side FET leakage current	VSW=12V		1		uA
ILKHS	High side FET leakage current	VOUT=12V, VSW=0V		1		uA
VBST	High side driver supply voltage	BST-SW		5		V
<b>ILIM Section</b>						
VILIM	Reference voltage at ILIM			0.5		V
ILIM	Peak LS NFET current limit	RLIM=75k Ohm, Ilimit=750K/RSET		10		A
		RLIM=150k Ohm, Ilimit=750K/RSET		5		A
<b>FSW Section</b>						
fSW	Switching frequency	RFREQ=300k, Fs = 15x10^10/RFREQ		500		kHz
ton_min	Minimum LSFET on time(Note4)			120		ns
toff_min	Minimum HSFET on time(Note4)			335		ns
<b>EN section</b>						
VEN_H	EN high threshold voltage	EN > VEN_H, enable IC after tEN_ON		1.2		V
VEN_L	EN low threshold voltage	EN < VEN_L, shutdown IC		1.0		V
IEN	EN input current	VEN=1.3V		500		nA

## 12V, 10A 同步升压控制器

### 5 典型应用

#### 5.1 应用原理图



#### 5.2 开关频率设计

PL31001的开关频率设置计算如公式(1),例如频率设置为500 kHz时,电阻为300 kΩ。

$$F_{SW} = \frac{150000}{R_{ON}(k\Omega)} \text{ (kHz)} \quad (1)$$

#### 5.3 逐周期开关电流限制

PL31001的逐周限流是由Ilimit和GND之间的电阻决定的。电流限制计算如公式(2),例如限流设置为10A时,电阻为75kΩ。

$$I_{LIML} = \frac{750K}{R_{Ilimit}(k\Omega)} \text{ (A)} \quad (2)$$

#### 5.4 输出电压设计

通过选择原理图上R1和R2来设定适当的输出电压。为了使低负载下的功耗最小化,R1和R2都需要选择较大的阻值。两个电阻的值都建议在10k到1M之间。计算公式如下:

$$V_{OUT} = V_{FB} \times \left(1 + \frac{R_1}{R_2}\right) \quad (3)$$

## 12V, 10A 同步升压控制器

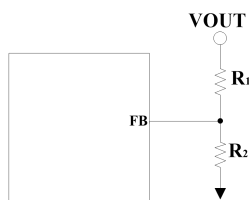


图3 输出电压设置

### 5.5 电感设计

1) 电感选择需要满足最大纹波电流，建议纹波电流为最大平均电流的40%左右，计算公式如下：

$$L = \left( \frac{V_{IN}}{V_{OUT}} \right)^2 \times \frac{V_{OUT} - V_{IN}}{0.4 \times F_{SW} \times I_{OUT\_MAX}} \quad (4)$$

$F_{SW}$ 为开关频率；

$I_{OUT\_MAX}$ 为最大负载电流。

PL31001对纹波电流的变化不太敏感。因此，电感的最终选择可以稍微偏离计算值，而不会显著影响性能。

2) 电感选择必须满足额定饱和电流的要求，以保证在满载条件下电感电流峰值有足够的余量。

3) 电感器的DCR和开关频率下的铁芯损耗必须足够低，才能达到预期的效率要求。

### 5.6 输出电容设计

输出电容的选择是需要输出纹波噪声的要求。在选择电容器时，必须同时考虑稳态和瞬态输出电容要求。为了获得最佳的性能，建议使用X5R或更好等级的陶瓷电容器。

### 5.7 输入电容的设计

多层陶瓷电容器具有极低的ESR和较小的占板面积，是降压变换器输入退耦的理想选择。输入电容应该尽可能靠近控制器。

10 $\mu$ F甚至更大值的电容器可以用来减少输入电流纹波。

当只选择陶瓷电容器作为输入电容时要当心输入供电线过长，输出端的负载会在VIN引脚处引起振铃，这种振铃可能与输出耦合，系统误认为环路不稳定，甚至可能会损坏控制器，在这种情况下，需要放置体积更大的电解电容或者钽电容器，以减少输入引线与Cin之间的振铃的发生。

### 5.8 BST电容设计

BST与SW引脚之间的自举电容在每个周期的开启过程中提供栅电流给高侧FET器件栅充电，也为自举电容提供充电。自举电容的推荐值是0.1 $\mu$ F到1 $\mu$ F之间。CBST应该是一个高质量，低ESR的陶瓷电容器且靠近器件的引脚，以尽量减少引线电感引起潜在的破坏性电压瞬变。

### 5.9 VCC电容设计

VCC电容器的主要目的是提供驱动器和自举电容器的峰值瞬态电流，并为VCC调节器提供稳定性。CVCC的值应至少是

---

## 12V, 10A 同步升压控制器

---

CBST值的10倍，并且应该是质量好、ESR低的陶瓷电容器。CVCC应靠近IC的引脚放置，以尽量减少迹线电感引起的潜在破坏性电压瞬变。本设计示例选择了4.7 $\mu$ F的值。

Powlicon Confidential

## 12V, 10A 同步升压控制器

### 6 PCB设计

对于一个好的电源设计，PCB 布板是非常关键的。下面是一些关键原件的布板指南，在这里面我们要综合考虑好的变换器效率、散热性能以及尽可能减小 EMI 干扰。

#### 6.1 实质PCB设计注意细节

下面是PL31001 DEMO板PCBLayout布局。

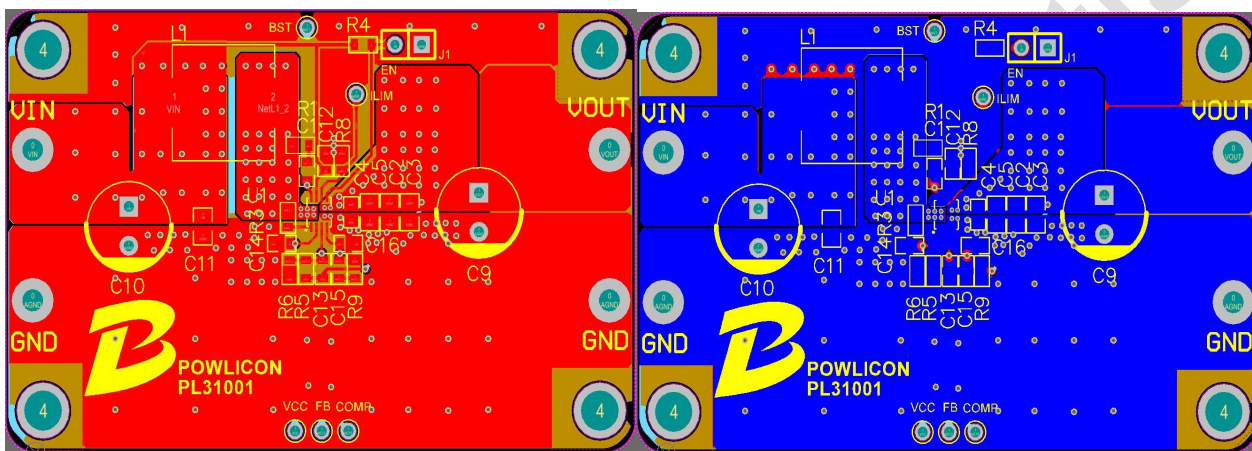


图 5 PCB 顶层

图 6 PCB 第三层

#### 6.2 Layout走线布局注意事项

- 1, 频率设置电阻R3尽量靠近芯片引脚与SW引脚。
- 2, BST电容电阻C1,R1尽量靠近芯片引脚与SW引脚。
- 3, 输出陶瓷电容C2,C3,C4,C5尽量靠近芯片的VOUT和GND放置。
- 4, 输入输出电容与芯片的GND脚尽量靠近，且铺粗地。
- 4, 所有的模拟信号脚，如FB,ILIMIT,COMP脚的器件远离SW引线。